

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro



(43) Internationales Veröffentlichungsdatum
30. Juni 2005 (30.06.2005)

PCT

(10) Internationale Veröffentlichungsnummer
WO 2005/060133 A1

(51) Internationale Patentklassifikation⁷: **H04J 3/06**, H04L 25/49, 25/493, 5/02

(21) Internationales Aktenzeichen: PCT/EP2004/053154

(22) Internationales Anmeldedatum:
29. November 2004 (29.11.2004)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
103 57 477.8 9. Dezember 2003 (09.12.2003) DE

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): **SIEMENS AKTIENGESELLSCHAFT [DE/DE]**; Wittelsbacherplatz 2, 80333 München (DE).

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): **HIPP, Imre [DE/DE]**; Karl Witthalm Str. 42, 81375 München (DE).

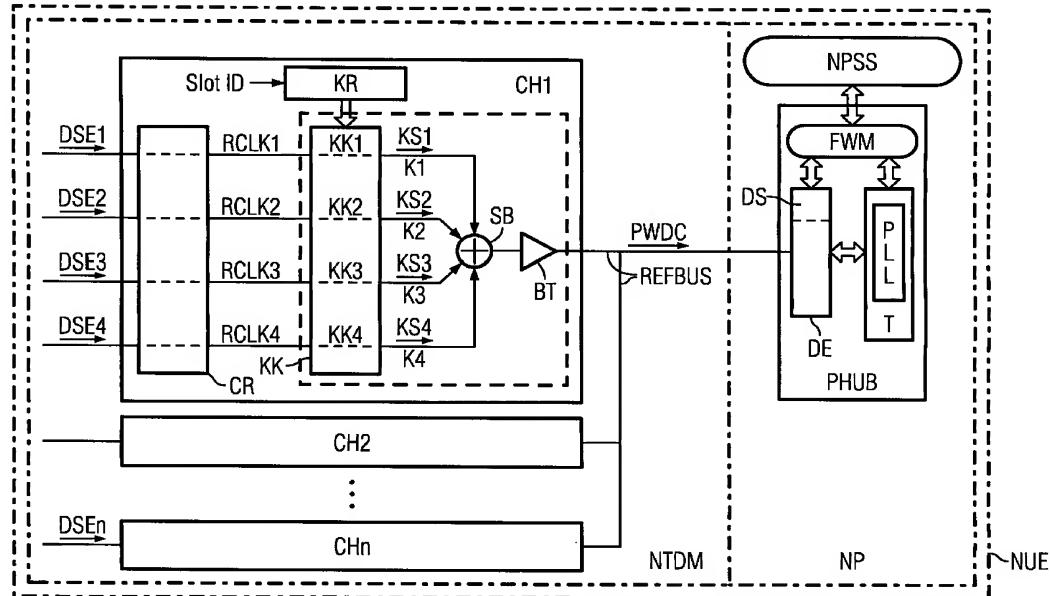
(81) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

[Fortsetzung auf der nächsten Seite]

(54) Title: CIRCUIT AND METHOD FOR SYNCHRONIZING CLOCK PULSES

(54) Bezeichnung: SCHALTUNGSAORDNUNG UND VERFAHREN ZUR TAKTSYNCHRONISATION



(57) Abstract: The invention relates to a circuit and associated method for synchronizing clock pulses, which enables, with a combined pulse spacing coding and pulse width coding, a simultaneous, collision-free, real time transmission of a number of plesiochronous reference clock signals on a bus line between network units, whereby the selection of the redundant reference clock pulses ensues without involving a central control unit that controls the first and second network unit.

[Fortsetzung auf der nächsten Seite]

WO 2005/060133 A1



Veröffentlicht:

— mit internationalem Recherchenbericht

Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

(57) Zusammenfassung: In dieser Schaltungsanordnung und dem dazugehörigen Verfahren zur Taktsynchronisation wird mit einer kombinierten Impulsabstands- und Impulsbreitenkodierung eine simultane, kollisionsfreie Echtzeitübertragung mehrerer plesiochronen Referenztaktsignale auf einer Busleitung zwischen Netzeinheiten ermöglicht, wobei die Selektion der redundanten Referenztakte ohne Beteiligung einer zentralen die erste und zweite Netzeinheit steuernde Steuereinheit erfolgt.

Beschreibung

Schaltungsanordnung und Verfahren zur Taktsynchronisation

5 Telekommunikationseinrichtungen, wie Media Gateways verbinden mittels Netzübergangseinrichtungen beispielsweise ein paketorientiertes Datenverkehrsnetz mit einem Netz dessen Sprach- und Datenübertragung auf einem Time Division Multiplex TDM basiert. Solange diese Netze nebeneinander betrieben werden
10 und miteinander zu vermaschen sind, wird die Qualität der Sprach- und/oder Datenübertragung zwischen den Netzen von der Synchronität der beiden Netze mitbestimmt.

15 In Fig.1 ist eine Netzübergangseinheit NUE schematisch wiedergegeben. Diese Netzübergangseinheit NUE ist beispielsweise Unterteilt in eine erste Netzeinheit NTDM dessen Datenübertragung auf einem Time Division Multiplex Betrieb basiert und eine zweite Netzeinheit NP eine paketorientierte Netzeinheit sowie eine die jeweilige Firmware der ersten und zweiten
20 Netzeinheiten NTDM, NP steuernden Systemsteuereinheit SS. Die Time Division Multiplex Netzeinheit NTDM ist in eine Vielzahl von Schnittstelleneinheiten S1, ..., Sn untergliedert. Eine Schnittstelleneinheit Sn weist u.a. eine Taktrückgewinnungseinheit CR, ein Kontrollregister KR, ein Firmwaremodul FWM,
25 einen Taktselektor T sowie Bustreiber BT auf. Eingangsseitig wird die Taktrückgewinnungseinheit CR mit Primary Digital Carrier Signalen PDC1, ..., n beaufschlagt. Als Bitraten für die Primary Digital Carrier Signale PDC können beispielsweise 2048kBit/s und 1544kBit/s auftreten. In Fig. 2 ist ein Block-
30 diagramm einer Daten-, Alarm- und Taktrückgewinnungseinheit FALC abgebildet die als Taktrückgewinnungseinheit CR in der Netzübergangseinheit NUE einsetzbar ist. Bei dieser Taktrückgewinnungseinheit CR wird das eine Taktfrequenz aufweisende Taktsignal aus den eingangsseitig anliegenden Primary Digital Carrier PDCn Signalen durch je ein digitales Taktrückgewinnungsmodul CRM gewonnen und durch ein daran anschließendes
35

Filtermodul JA beispielsweise von einem Streckenjitter bereinigt.

Üblicher Weise ist die Schnittstelleneinheit S_n so ausgebildet, dass von der Taktrückgewinnungseinheit CR nur ein Takt-
5 signal, das auch als Referenztaktsignal bezeichnet werden kann, aus dem Datenstrom ausgewählt wird. Dieses Referenztaktsignal RCLK wird redundant jeweils über eine erste Busverbindung REFBUS, sowie über einer zweiten redundanten Ver-
10 bindung zu einer Phase-Locked Loop Schaltungseinheit PLL aufweisenden Taktzeugungseinheit T zu einem Paketkonzentrator PHUB in der zweiten Einheit NP übertragen.

Das extrahierte Referenztaktsignal RCLK(n) wird durch eine
15 Auswahllogik auf der jeweiligen Schnittstelleneinheit S_1, \dots, S_n vorselektiert und durch einen Bustreiber BT weitergeleitet. Der Bustreiber BT arbeitet im open Kollektor Modus, indem nur das Low-Potential des digitalen Kanalsignals auf den Bus gelegt wird. Im Gegensatz zum standardisierten Collision Detection Busverfahren, wie es im Ethernet Anwendung
20 findet, sorgt hier eine übergeordnete Systemsteuerungseinheit SS dafür, dass zur gleichen Zeit immer nur ein Bustreiber BT in den Schnittstelleneinheiten S_1, \dots, S_n aktiv ist. Grund dafür ist die Notwendigkeit einer Echtzeitübertragung der extrahierten Takt- oder Referenztaktsignale in uneingeschränkter
25 Bandbreite.

Die paketorientierte Netzeinheit NP weist den Paketkonzentrator PHUB, u.a. ein Firmwaremodul FWM und einen mit einer Phase-Locked Loop Einheit PLL ausgebildeten Taktzeugungseinheit T auf. Die Firmwaremodule FWM der Netzeinheiten NTDM und NP werden von einer Systemsteuerung SS der Netzübergangseinheit NUE angesteuert.

35 Ein Nachteil der bekannten Netzübergangseinheit NUE liegt im hohen Aufwand bei einer Firmwareanpassung, wenn Veränderungen

bzgl. Synchronisation in der ersten oder zweiten Netzeinheit vorzunehmen sind.

Der Erfindung liegt die Aufgabe zugrunde, eine weitere Schaltungsanordnung und ein Verfahren zur Taktsynchronisation anzugeben.

Die Aufgabe wird durch die Merkmale der Ansprüche 1 und 13 gelöst.

10

Die Erfindung bringt den Vorteil mit sich, dass eine höhere Flexibilität bei Änderungen im jeweiligen Netz oder bei Ausbaumaßnahmen der Netze gegeben ist.

15

Die Erfindung bringt den Vorteil mit sich, dass ein unabhängiges Senden von Taktsignalen von mehreren Taktrückgewinnungseinheiten auf eine erste Verbindung ohne Beteiligung einer zentralen die erste und zweite Netzeinheit synchronisierende Steuereinheit erfolgt.

20

Die Erfindung bringt den Vorteil mit sich, dass eine koordinierte Impulsabstands- und Impulsbreitenkodierung eine simultane, kollisionsfreie Echtzeitübertragung mehrerer plestiochroner Taktsignale auf einem gemeinsamen Bussignal zeitgleich ohne Einschränkung der Bandbreite ermöglicht.

30

Die Erfindung bringt den Vorteil mit sich, dass die Firmware zur Ansteuerung der Schnittstelleneinheit sowie eine Synchronisation der Schnittstelleneinheit in der ersten Netzeinheit mit der zweiten Netzeinheit nicht mehr benötigt wird.

35

Die Erfindung bringt den Vorteil mit sich, dass weitere Taktfolgen zu einem späteren Zeitpunkt ohne Einstellungen oder Veränderungen der Firmware in der ersten Netzeinheit auswählbar sind und der Busbetrieb zwischen der ersten und zweiten Netzeinheit dabei nicht unterbrochen werden braucht.

Weitere Besonderheiten der Erfindung werden aus der nachfolgenden näheren Erläuterung zu den Figuren eines Ausführungsbeispiels anhand von schematischen Zeichnungen ersichtlich.

5 Es zeigen:

Figur 1 ein Blockschaltbild zur Taktsynchronisation,

Figur 2 ein Blockschaltbild einer Taktrückgewinnungseinheit,

Figur 3 ein Blockschaltbild einer weiteren Schaltungsanordnung zur Taktsynchronisation,

10 Figur 4 Impulsdigramme,

Figur 5 eine Ausgestaltung eines Bussignals PWDC,

Figur 6 Impulsdigramme zur Bildung eines Sicherheitsabstandes zwischen den Taktsignalen unterschiedlicher Kanäle,

15 Figur 7 Einblendung von Sperrbereichen,

Figur 8 Blockschaltbild eines N-Kanal-Dekoders,

Figur 9 dazugehöriges Impulsdigramm,

Figur 10 ein dazugehöriger Maskenaufbau,

Figur 11 ein Impulsabstands-Algorithmus bei einem 3-Kanal und

20 Figur 12 bei einem 4-Kanal Bussignal.

Figur 3 zeigt einen schematischen Aufbau einer Schaltungsanordnung zur Taktsynchronisation. Diese Schaltungsanordnung einer Netzübergangseinheit NUE wird aus einer ersten Netzeinheit NTDM und einer zweiten Netzeinheit NP gebildet. Die erste Netzeinheit wird in eine oder mehrere Bussignalbereitstellungseinheiten CH₁, ..., CH_n, untergliedert. Die zweite Netzeinheit NP weist eine Netzeinheit-Systemsteuerung NPSS sowie einen Paketkonzentrator PHUB auf, wobei in dem Paketkonzentrator PHUB eine Firmware FWM, eine Dekodiereinheit DE mit einer Dekodersteuereinheit DS sowie eine, beispielsweise mit einer Phase-Locked Loop Schaltungseinheit PLL ausgebildete Takterzeugungseinheit T angeordnet ist. Die Bussignalbereitstellungseinheit CH₁, ..., CH_n kann vorzugsweise in einem HW-Modul realisiert werden und per Konfiguration den Beschaffenheiten der Netzumgebung durch den Betreiber angepasst werden. Redundante Schaltungseinheiten und dazugehörige Verbindungs-

wege sind nicht dargestellt. Aus den eingangsseitig an den Bussignalbereitstellungseinheiten CH1, ..., CHn anliegenden Datensignalen DSE1, ..., DSEn werden in der Taktrückgewinnungseinheit CR die entsprechenden Referenztaktsignale RCLK zu-

5 rückgewonnen und jeweils an einen separat arbeitenden Kanalkoder KK1, ..., KK4 weitergeleitet. Diese Referenztaktsignale können jeweils auch als Taktquelle bezeichnet werden. In einem ersten Schritt wird in dem Kanalkoder aus dem jeweiligen eingangsseitig anliegenden Referenztaktsignal RCLKi durch

10 Frequenzteilung eine Referenzfrequenz $f(REF)$ erzeugt. In einem zweiten Schritt wird die erzeugte Referenzfrequenz $f(REF)$ mit Hilfe des Referenztaktsignals RCLK zu einem Kanalsignal KS codiert. Anhand einer Vorselektion, die im Konfigurationsregister KR einstellbar ist, wird aus den einzelnen Kanalsig-

15 nalen KS₁, ..., KS_n über eine Summensignalbildungseinheit SB ein Bussignal PWDC gebildet und an einen Bustreiber BT weitergeleitet. Über die erste Verbindung REFBUS wird ein Bus- signal PWDC zur Dekodiereinheit DE der zweiten Netzeinheit NP weitergeleitet.

20

Diese Schaltungsanordnung gemäß Fig. 3 bringt den Vorteil mit sich, dass hier die Möglichkeit besteht, alle vorselektierten Referenztaktsignale RCLK₁, ..., n aus einer einzigen Taktrück- gewinnungseinheit CR oder einzelne Referenztaktsignale von

25 den unterschiedlichen Bussignalbereitstellungseinheiten CH1, ..., CHn zu erzeugen und zur zweiten Netzeinheit NP zu ü- bertragen. Vom Betreiber können per Konfiguration Datensignale DSEn mit geeigneter Taktqualität ausgewählt werden.

30 Eine Selektion eines Referenztaktsignales RCLKn wird in der zweiten Netzeinheit NP für eine Synchronisation nach einer in der Netzeinheit-Systemsteuerung NPSS der zweiten Netzeinheit NP festlegbaren Prioritätsliste durchgeführt. Im Störfall wird mit Hilfe der Dekodersteuereinheit DS eine Umschaltung

35 auf eine andere, eventuell auch höherpriore Taktqualität ohne Beteiligung der Schaltungseinheiten in der ersten Netzeinheit NTDM in Verbindung mit der Netzeinheit-Systemsteuerung NPSS

der zweiten Netzeinheit NP verzögerungsfrei durchgeführt. Die Netzeinheit-Systemsteuerung NPSS in der zweiten Netzeinheit NP wird vom Dekoder DE unmittelbar über Störungen, wie beispielsweise einen Ausfall eines Referenztaktsignals

5 RCLK1, ..., RCLKn benachrichtigt. Eine Zuordnung der ausgefallenen Referenztaktquelle RCLK1, ..., RCLKn erfolgt in der Netzeinheit-Systemsteuerung NPSS aufgrund der hinterlegten Konfigurationsdaten.

10 Der Vorteil dieser Schaltungsanordnung und des dazugehörenden Verfahrens gemäß Fig. 3 liegt darin, dass das Firmwaremodul in der ersten Netzeinheit NTDN sowie eine Synchronisation der Selektionsvorgänge in den Schnittstelleneinheiten entfällt. Ein weiterer Vorteil besteht darin, dass weitere Referenztakte 15 signale RCLKn zu einem späteren Zeitpunkt ausgewählt werden können, ohne die erste Netzeinheit NTDM umzugestalten und den Busbetrieb zwischen den Netzelementen zu unterbrechen. Dies bringt eine erhöhte Flexibilität für den Betreiber mit sich, so dass Änderungen in seiner Netzumgebung oder Ausbau- 20 maßnahmen seiner Netze jederzeit vornehmbar sind.

Nachfolgend wird die Bildung des Bussignals PWDC in der Bus- signalbereitstellungseinheit CHn beschrieben.

25 Anhand der Darstellung in Fig. 4 und 5 wird die Bildung des Bussignals PWDC näher erläutert. Die einzelnen Kanalsignale KSi, KSj werden unmittelbar aus dem zurückgewonnenen Referenztaktsignalen RCLK durch eine Frequenzverringerung und Kodierung generiert, indem je Kanal mit der Periodizität der 30 festgelegten Referenzfrequenz $f(REF)$ eine der Gesamtanzahl der Kanäle entsprechende Anzahl von Impulsen erzeugt wird und je Kanal den Impulsen feste Impulsabstände di , dj zugewiesen werden. Diese Impulsabstände können äquidistante Abstände oder frei gewählte Abstände sein. Die Impulsabstände werden 35 auch als Abstandsparameter bezeichnet. Entsprechend der Darstellung in Fig. 5 werden die äquidistanten Impulsabstände der einzelnen Kanäle KSi, KSj unterschiedlich ausgebildet.

Innerhalb der einzelnen Kanäle sind zur Kennzeichnung des Phasenabstandes zur Bezugsquelle (steigende Flanke der Referenzfrequenz $f(\text{REFx})$) unterschiedliche Impulsbreiten gebildet. Die Impulsbreiten können beispielsweise mit einer linearen

5 Abstufung ausgebildet werden. Vorteilhaft ist es, wenn die Impulsbreiten der Impulse bei den Impulsfolgen zunehmend ausgebildet werden. Durch die definierten Impulsabstände und Impulsbreiten ist eine eindeutige Zuordnung der Kanäle KS_1, \dots, KS_n im Bussignal PWDC gegeben.

10

Der Impulsbreite des Impulses PW_1, \dots, PW_k liegt eine Quantisierung des Bussignals PWDC zugrunde. Die Quantisierung des Bussignals PWDC wird durch die Impulsbreite der RCLK-Referenztaktsignale bestimmt. Ein Phasenbezug der jeweiligen 15 Referenzfrequenz $f(\text{REFx})$ durch die führende Flanke des ersten Impulses des Kanalsignals KS_x (Bezugsquelle) ermöglicht eine Kanalselektion im Dekoder DE der zweiten Netzeinheit NP.

20 Die Impulse der Kanalsignale KS_1, \dots, KS_n sind im Bussignal PWDC miteinander in negativer Logik (Low-aktiv) logisch ODER-verknüpft, siehe Fig. 5. Die Abstandsparameter di, \dots, dj innerhalb der einzelnen Kanäle sind so bemessen, dass zwischen den Impulsen der Kanalsignale KS_1, \dots, KS_n ein noch ausreichender Sicherheitsabstand S , wie in Fig. 6 dargestellt, zwischen den einzelnen Impulsen besteht.

25 Bedingt durch Jitter bzw. Wander- oder Plesynchronität verursachten Frequenzoffset zwischen den unabhängigen Taktquellen $RCLK_1, \dots, RCLK_n$ kommt es zu einer leichten Phasenbewegung der aus unterschiedlichen Kanälen stammenden Impulsen der Kanalsignale KS_1, \dots, KS_n . Durch Festlegung der Abstandsparameter di, \dots, dj wird erreicht, dass mindestens ein Impuls aus dem Kanalsignal KS_1, \dots, KS_n eines jeden Kanals kollisionsfrei übertragen und zur Synchronisierung der zentralen PLL in der 30 Taktezeugungseinheit T der zweiten Netzeinheit verwendet werden kann. Jeder einzelne Impuls im Kanalsignal KS_1, \dots, KS_n hat einen festgelegten Phasenbezug durch seine vordefi-

nierte Impulsbreite PW_1, \dots, PW_n zu seiner Bezugsquelle. Die PLL kann in der Takterzeugungseinheit T somit trotz eines kollisionbedingten Wechsels der Phasenposition der selektierten Impulsfolge ohne Beeinträchtigung synchron arbeiten. Im 5 Falle einer Kollision in der selektierten Impulsfolge kann die PLL mit Hilfe der Steuerlogik DS im Dekoder DE auf eine Vielzahl der redundanten Impulse im Kanalsignal zugreifen und anhand der definierten Impulsbreite eine dem kanalspezifischen Abstandsparameter entsprechende Phasenkorrektur durch- 10 führen, um einen nahtlosen Übergang vorzunehmen.

Anhand einer tabellarischen Ausführung, wie in Fig.11 und 12 wiedergegeben, sowie in den Impulsdiagrammen der Fig.6 und 7 ist eine Bestimmung der Pulsabstände d_1, \dots, d_j für das Bus- 15 signal PWDC mit einem 3- und 4-Kanalsystem angegeben. Die resultierenden Zahlen bezüglich der Phasenposition in Fig.11 werden in Fig. 7 erläutert. Die Kanalsignale KS1, KS2, KS3 werden im Folgenden auch als Kanäle K1, K2, K3 bezeichnet.

20 In eine Ausgangsposition (Phase 0) eingeordnet ist jeweils die ansteigende Flanke des ersten Impulses mit der Impuls- breite PW_1 in den Kanälen K1, K2, K3. Die Phasenposition ist in Phaseneinheiten entsprechend der Quantisierung q des Referenztaktsignals RCLK angegeben. Im Beispiel ist $q=61\text{ns}$ und 25 entspricht einer halben Periodenlänge des 8192kHz - Referenztaktsignals RCLK. Die Impulsbreiten $PW_1=q$, $PW_2=2q$, $PW_3=3q$ sind entsprechend einer linearen Staffelung ausgebil- det.

30 Ein Sperrbereich SBR sichert einen ausreichenden Sicherheits- abstand zwischen den einzelnen Impulsen unterhalb der Kanal- signale mit dem Ziel, eine Kollision mit der für die Takter- zeugungseinheit selektierten Impulsfolge rechtzeitig zu er- kennen und einen Wechsel mit Hilfe der Steuerlogik auf eine 35 ungestörte Impulsfolge in einer neuen Phasenposition im Kanal auszulösen.

Die Distanzparameter d_1 , d_2 , d_3 wie auch in Fig.6 gezeigt, die auch als Impulsabstände oder Abstandsparameter bezeichnet werden können sind im Hinblick auf die Erhaltung eines möglichen Referenztaktsignals ausgewählt, indem die Sperrbereiche 5 SBR aller beteiligten Kanäle mitberücksichtigt werden. Die so entstandene Regelung für ein Schema einer Aneinanderreihung von Impulsen mit Sperrbereichen SBR kann durch nachfolgenden Algorithmus bestimmt werden (siehe Fig.11, 12):

10	Bussignal mit 3-Kanälen max. Pulsweite PW3 = $3 \cdot q$	Bussignal mit 4-Kanälen max. Pulsweite PW4 = $4 \cdot q$
		$d_1 = 3 \cdot (2n+1)$
	$d_1 = 2 \cdot (2n+1)$	$d_2 = 4 \cdot (2n+1)$
	$d_2 = 3 \cdot (2n+1)$	$d_3 = 5 \cdot (2n+1)$
15	$d_3 = 5 \cdot (2n+1)$	$d_4 = 7 \cdot (2n+1)$

In diesen Formeln ist n ein Faktor für den Sperrbereich SBR, welcher für einen ausreichenden Sicherheitsabstand zwischen den Impulsen des Bussignals PWDC sorgt. Der Faktor n hat die 20 Phaseneinheit q . Abhängig von der Kanalanzahl und der damit zusammenhängenden maximalen Impulsbreite wird n variiert, um einen ausreichenden Sicherheitsabstand S , wie in Fig. 6 dargestellt, zu erhalten.

25 Für ein sicheres Arbeiten im Dekoder DE mit nur der zweifachen Taktrate soll der Sicherheitsabstand entsprechend dem Impulsdiagramm mindestens $S=2 \cdot q$ betragen. Bei dieser Vorgehensweise kann der Dekoder DE direkt mit der Taktfrequenz des PLL-Quarzoszillators in der Takterzeugungseinheit T von 30 32,768MHz arbeiten. Dies erfordert beim obigen Algorithmus einen Sperrbereich SBR von $n=4 \cdot q$ für ein 3-Kanal-System bzw. $n=5 \cdot q$ für ein 4-Kanal-System. Vorausgesetzt ist eine ausreichende Bandbreite für eine verzerrungsfreie Impulsübertragung für das Bussignal PWDC bei der gewählten Quantisierung q des 35 Referenztaktsignals.

Nachfolgend wird der Algorithmus anhand des 3-Kanal-Systems im Fig. 7 in einem Impulsdiagramm veranschaulicht. Für die

Vereinfachung einer Optimierung wird nur die maximale Impulsbreite PW_3 berücksichtigt, wobei sich dadurch für die Impulse mit geringerer Impulsbreite größere Sicherheitsabstände als erforderlich ergeben. Als Referenzposition hierzu wird auf

5 die Ausgangsphasenposition des jeweils ersten Impulses der Kanäle K1, K2, K3 und jeweils auf die führende Impulsflanke Bezug genommen (Phase 0). Der Sperrbereich SBR $\pm n \cdot q$ wird auf die ansteigende Flanke der nachfolgenden Impulse bezogen. Der Distanzparameter d_1 im ersten Kanal des 3-Kanal-Systems be-

10 trägt laut Algorithmus $d_1=18 \cdot q$, sodass der erste Sperrbereich SBR des ersten Kanals K1 auf der Phasenpositionsachse bei $14 \cdot q$ anfängt und bei $22 \cdot q$ endet. Gleich im Anschluss daran beginnt der Sperrbereich SBR des zweiten Impulses PW_2 des zweiten Kanals K2 bei $23 \cdot q$, sodass zwischen den Sperrberei-

15 chen keine Lücke entsteht. Lediglich vor dem letzten Sperrbereich um die ansteigende Flanke des dritten Impulses PW_3 im dritten Kanal K3 entsteht aufgrund der äquidistanten Impulsabstandsfestlegung eine Lücke von $28 \cdot q$ (in Fig. 7 nicht mehr dargestellt).

20 Entsprechend der Formel $[q \cdot (3 \cdot d_3 + n)]^{-1}$ beträgt die maximal erzielbare Referenzfrequenz $f(REF)$ im 3-Kanal-System 118kHz, wenn von einer Quantisierung von $q=61\text{ns}$ ausgegangen wird (siehe Fig. 11). Bei Anwendung von binären Teilungsverhältnissen (2^n) ergibt sich daraus eine Limitierung der im Bus-

25 signal zu übertragende Referenzfrequenz $f(REF)$ auf 64kHz. Unter den gleichen Voraussetzungen reduziert sich dieser Wert im 4-Kanal-System auf 32kHz, siehe Fig. 12. Bei höherer Kanalanzahl kann die äquidistante Impulsabstandsfestlegung auf-

30 gegeben werden, um eine zu starke Limitierung der erzielbaren Referenzfrequenz entgegenzuwirken.

35 Ein Ausführungsbeispiel zur Kodierung und Dekodierung des Bussignals PWDC ist in den Figuren 3 und 8 sowie in den zu Fig. 8 gehörenden Impulsdiagrammen 9, 10 dargestellt.

Die Erzeugung der Kanalsignale KS1, KS2, ..., KSn erfolgt im Koderteil KK der Busbereitstellungseinheit CH1,...CHn mit Hilfe von binären Synchronzählern, welche direkt von den Referenztaktsignalen RCLK getaktet werden. Entsprechend der 5 Darstellung im Fig. 3 werden die Distanz- und Pulsbreitenparameter für jeden Kanal separat durch Konfigurationsdaten festgelegt und mit kombinatorischen Netzen erzeugt. Von der Taktrückgewinnungseinheit CR werden nur die dafür bestimmten Referenztaktsignale RCLKn freigeschaltet und an den Koder KK 10 weitergeleitet. Freigeschaltete Referenztaktsignale RCLKn werden bei Qualitätsverlust von der Taktrückgewinnungseinheit CR aufgrund eines in dieser integrierten Alarmmoduls rechtzeitig abgeschaltet. Nach Zusammenführung der Kanalsignale KS1,...,KSn wird das Summensignal über tristate Bustreiber 15 geleitet und auf den REFBUS als Bussignal PWDC übertragen.

Die Funktionsweise eines Dekoders DE in der zweiten Netzeinheit NP wird anhand eines Prinzipblockschaltbildes im Fig. 8 erläutert. Der Dekoder DE ist u.a. in drei Funktionsblöcke 20 KSY, KSK und MST untergliedert. Diese Funktionsblöcke sind ein Kanalsynchronizer KSY, ein Kanalselektor KSK und eine Maskensteuerung MST. Alle Funktionsblöcke sind mit der Steuereinheit DS verbunden. Entsprechend der Kanalanzahl sind im Kanalsynchronizer KSY drei unabhängig arbeitende Kanalseparatoren KSP1,...,KSPn angeordnet. Das Herausfiltern der Kanalsignale aus dem Bussignal erfolgt mit Hilfe eines digitalen Regelkreises in einem Kanalseparator KSP in dem Funktionsblock Kanalsynchronisator KSY. Hierzu werden für die korrekte Selektion und für das Halten des Synchronismusses im Kanal- 25 synchronisator Pulsbreitenfilter PWF bzw. kanalspezifische Pulsdistanzfilter PDF eingesetzt. Alle diese Funktionen werden als Maskenfunktion ausgeführt, so dass eine Echtzeitübertragung der Referenzsignale bis zur Taktzeugungseinheit T 30 in uneingeschränkter Bandbreite im Dekoder ermöglicht wird.

35

Das Impulsdiagramm in Fig. 9 zeigt in der ersten Zeile die auf dem Bus übertragene Signalfolge. In den nachfolgenden Im-

pulsdiagrammen sind die Ausgangssignale der Kanalseparatoren wiedergegeben. Da die Kanalsignale zueinander nicht exakt synchron sind, erfordert die Synchronisation drei unabhängige Regelkreise für die drei Kanäle.

5

Eine Umschaltung zwischen den gleichzeitig zur Verfügung stehenden, im Kanalsynchronisator KSY dekodierten Referenztakte, wird anhand einer in der Steuereinheit DS hinterlegten Prioritätsliste im Kanalselektormodul KSK ausgeführt. Dies ermöglicht eine schnelle HW-gesteuerte Reaktion im Störungsfall.

Die im Kanalselektormodul KSY ausgewählte Impulsfolge PW1, PW2, PW3 eines Kanalsignals Kn erhält im Maskensteuerungsblock MST eine synchron mitgeführte Maske, wodurch je Referenztaktperiode $f(REF)$ nur ein kollisionsfreier Impuls an die PLL weitergeleitet wird. Entsprechend der Darstellung im Fig. 10 wird diese Maske der Pulsbreitenabstufung des Kanalsignals angepasst, wobei die Maske in mindestens zwei Bereiche, den Durchlassbereich DLB und den Kontrollbereich KLB untergliedert wird. Der Durchlassbereich DLB wird nach Pulsbreitenabstufung priorisiert freigeschaltet, wenn mehrere kollisionsfreie Impulse im Kanalsignal gefunden wurden. Dem schmalsten Impuls wird die höchste Priorität zugeordnet, denn die trägt unmittelbar die Phasenposition der Bezugsquelle.

25

Der Kontrollbereich KLB ist der äußere Teil der Maske und ist zuständig für eine Kollisionsvorhersage. Läuft ein fremder Impuls von einer beliebigen Seite in den Kontrollbereich KLB hinein, wird daraufhin der Durchlassbereich DLB der betroffenen Maske gesperrt und gleichzeitig die nächste kollisionsfreie Maske freigeschaltet. Der Kontrollbereich KLB ist 2UI breit, wobei hier die Einheit UI ein unit intervall bedeutet und sich auf die Systemtaktperiode des Dekoders bezieht. Im Vergleich zur im Koder benutzten Quantisierungsstufe q steht wegen der zweifachen Taktrate für ein $UI=0,5 \cdot q$ (31ns), dies entspricht einem Systemtakt von 32,768MHz.

Der im Algorithmus parametrisierte Sicherheitsbereich SBR von SBR=2*q setzt sich damit aus einem Reservebereich von 1*q (=2UI) für den Durchlassbereich DLB, sowie aus einem weiteren 1*q (=2UI) für den Kontrollbereich KLB der Maske zusammen.

5 Die digitale Regelung im Kanalsynchronizer arbeitet mit einer internen Quantisierung von einem UI, sodass im Durchlaßbereich neben dem Quantisierungsjitter noch ein UI für den Restjitter am Kanalsignal reserviert bleibt. Die Quantisierung der Pulsbreitenmessung bzw. der Kollisionserkennung für 10 den Kontrollbereich kann dagegen mit der doppelten Abtastrate von 0,5UI unter Verwendung beider Schaltflanken des Systemtaktes erfolgen, wodurch die Sicherheit und die Dynamik der Regelung gesteigert wird.

15 Das Sperren und Freischalten der Masken in unterschiedlichen Phasenpositionen innerhalb eines selektierten Referenztaktpfades erfolgt mit Hilfe einer Phasenausgleichsschaltung. In Einheiten des bekannten kanalspezifischen Distanzparameters wird hier ein Phasenausgleich bei jedem Maskenwechsel durchgeführt. Auf diese Weise treffen sich die zur Synchronisierung ausgewählten Impulse aus Sicht der PLL stets in der gleichen Phasenposition.

25 Für PLL-Module, deren Phasendetektor, z. B. eine EXOR-Schaltung, nicht mit Flankensteuerung arbeitet, wird hier auch die Pulsbreite nach Maskierung regeneriert, indem digital ein Tastverhältnis von 1:1 eingestellt wird.

30 Mit der digital geregelten Maskensteuerung werden die Impulse der Referenztaktsignale ohne Zwischenbearbeitung, das heißt in Echtzeit zur PLL weitergeleitet. Die Masken dienen lediglich der Ausblendung der redundanten Impulse innerhalb eines Kanals.

35 Sämtliche Funktionen der Maskensteuerung können in Hardware ausgeführt werden, um eine optimale Dynamik für die Regelung zu erreichen. Einzelne Funktionen der Maskensteuerung können

auch durch eine entsprechende Software in das Firmwaremodul FWM des Paketkonzentrators PHUB ausgelagert werden. Die dadurch entstandene mögliche längere Reaktionszeit kann durch eine evtl. vorhandene Holdover-Funktion in der Phase-Locked
5 Loop Schaltung PLL überbrückt werden.

Das Kanalselektormodul KSK kann auch in das Modul zur Maskensteuerung MST durch entsprechende Freischaltung der Durchlaßmasken integriert werden. Ferner kann die Bildung der Masken-
10 bereiche, Kontroll- und Durchlaßbereich, mit dem digitalen Regelkreis des Kanalsynchronizers direkt verknüpft werden. Die Phasenausgleichsschaltung kann in der PLL-Rückkopplungsschleife in einer gemeinsamen Hardware ausgesetzten Ausführung implementiert werden.

Patentansprüche

1. Schaltungsanordnung zur Taktsynchronisation zwischen einer ersten und zweiten Netzeinheit (NTDM, NP), wobei in der ersten Netzeinheit (NTDM) eine Taktrückgewinnungseinheit (CR) zur Bereitstellung von mindestens einem Referenztaktsignal (RCLKn) vorgesehen ist,
5 dadurch gekennzeichnet,
dass mindestens eine Busbereitstellungseinheit (CHn) mit mindestens einer Kodiereinheit (KKn) in der ersten Netzeinheit angeordnet ist und jeweils eine Kodiereinheit (KKn) zur Bildung eines Kanalsignales (KSn) aus dem jeweils anliegenden Referenztaktsignal dient, wobei ein Bussignal (PWDC) aus mindestens einem Kanalsignal gebildet und zu einer Dekodiereinheit (DE) in der zweiten Netzeinheit (NP) weitergeleitet
10 wird.
15
2. Schaltungsanordnung nach Anspruch 1,
dadurch gekennzeichnet,
20 dass die Kodiereinheit (KKn) derart ausgebildet ist, dass aus dem eingangsseitig anliegenden Referenztaktsignal (RCLKn) eine Folge von einzelnen Impulsen mit definiertem Abstand erzeugt wird.
- 25 3. Schaltungsanordnung nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
dass die Kodiereinheit (KKn) derart ausgebildet ist, dass die definierten Abstände der Impulse in jedem Kanalsignal (KSn)
30 unterschiedlich ausgeprägt sind.
4. Schaltungsanordnung nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
35 dass die Kodiereinheit (KKn) derart ausgebildet ist, dass die Anzahl der erzeugten Impulse in jedem Kanalsignal (KSn) der maximal möglichen Anzahl (n) der Kodiereinheiten entspricht.

5. Schaltungsanordnung nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,

dass die Kodiereinheit (KKn) derart ausgebildet ist,

5 dass die Breite der erzeugten Impulse (PW1, PW2, ..., PWn) unterschiedlich ausgebildet ist.

6. Schaltungsanordnung nach einem der vorhergehenden Ansprüche,

10 dadurch gekennzeichnet,

dass die Kodiereinheit (KKn) derart ausgebildet ist,

dass die Breite der erzeugten Impulse (PW1, PW2, ..., PWn) zunehmend ausgebildet ist.

15 7. Schaltungsanordnung nach einem der vorhergehenden Ansprüche,

dadurch gekennzeichnet,

dass die Kodiereinheiten (KK) derart ausgebildet sind,

20 dass bezüglich Impulsbreitenbildung unterhalb der Kodiereinheiten keine Unterscheidung vorgenommen wird.

8. Schaltungsanordnung nach Anspruch 1,

dadurch gekennzeichnet,

dass die Busbereitstellungseinheit (CHn) derart ausgebildet

25 ist, dass die Kanalsignale (KSn) über eine Summenbildungseinheit (SB) und Signalverstärkungseinheiten (BT) zu einem Bus-signal (PWDC) zusammengefasst werden.

9. Schaltungsanordnung nach Anspruch 1,

30 dadurch gekennzeichnet,

dass die zweite Netzeinheit derart ausgebildet ist, dass die Selektion der einzelnen Kanalsignale aus dem Bussignal (PWDC) von der zweiten Netzeinheit (NP) selbstständig durchgeführt wird.

10. Schaltungsanordnung nach Anspruch 1,
dadurch gekennzeichnet,
dass die Dekodiereinrichtung (DE) mindestens ein Pulsbreiten-
filter (PWF) aufweist.

5

11. Schaltungsanordnung nach einem der vorhergehenden Ansprü-
che,
dadurch gekennzeichnet,
dass die Dekodiereinheit (DE) mindestens ein Pulsdistanzfil-
10 ter (PDF) aufweist.

12. Schaltungsanordnung nach einem der vorhergehenden Ansprü-
che,
dadurch gekennzeichnet,
15 dass die Dekodiereinheit derart ausgebildet ist, dass die De-
kodierung mittels einer Maskenfunktion ausgeführt wird, indem
das empfangene Bussignal nicht abgetastet wird und die Selekt-
tion durch Abdeckung der nicht benötigten Impulse erfolgt.

20 13. Verfahren zur Taktsynchronisation zwischen einer ersten
und zweiten Netzeinheit (NTDM, NP), wobei in der ersten Netzeinheit
(NTDM) eine Taktrückgewinnungseinheit (CR) zur Be-
reitstellung von mindestens einem Referenztaktsignal (RCLKn)
vorgesehen ist,

25 dadurch gekennzeichnet,
dass jeweils aus einem Referenztaktsignal ein Kanalsignal ge-
bildet wird, wobei in der ersten Netzeinheit (NTDM) aus min-
destens einem Kanalsignal ein Bussignal (PWDC) gebildet und
zur zweiten Netzeinheit (NP) weitergeleitet wird.

30

14. Verfahren nach Anspruch 13,
dadurch gekennzeichnet,
dass aus dem eingangsseitig anliegenden Referenztaktsignal
(RCLKn) eine Folge von einzelnen Impulsen mit definiertem Ab-
35 stand erzeugt wird.

15. Verfahren nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
dass die definierten Abstände der Impulse in jedem Kanalsignal
(KS_n) unterschiedlich ausgeprägt sind.

5

16. Verfahren nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
dass die Anzahl der erzeugten Impulse in jedem Kanalsignal
(KS_n) der maximal möglichen Anzahl (n) der Kodiereinheiten
10 entspricht.

17. Verfahren nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
dass die Breite der erzeugten Impulse (PW₁, PW₂, ..., PW_n) un-
15 terschiedlich ausgebildet ist.

18. Verfahren nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
dass die Breite der erzeugten Impulse (PW₁, PW₂, ..., PW_n) zu-
20 nehmend ausgebildet ist.

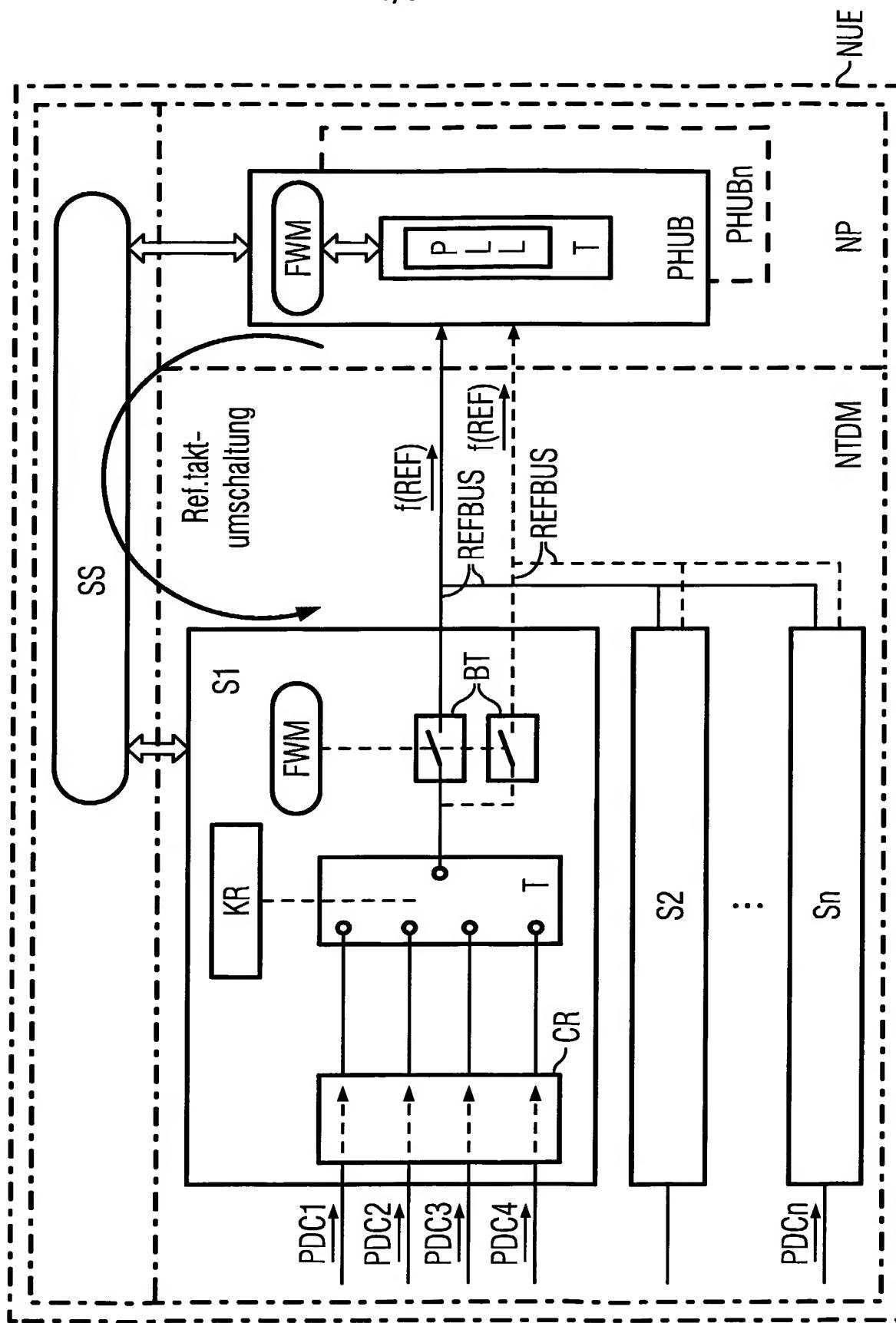
19. Verfahren nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
dass bezüglich Impulsbreitenbildung unterhalb der Kodierein-
25 heiten keine Unterscheidung vorgenommen wird.

20. Verfahren nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
dass die Kanalsignale (KS_n) zu einem Bussignal (PWDC) zusam-
30 mengefasst werden.

21. Verfahren nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
dass die Selektion der einzelnen Kanalsignale aus dem Bussig-
35 nal (PWDC) von der zweiten Netzeinheit (NP) selbständig
durchgeführt wird.

22. Verfahren nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
dass eine Dekodierung in der zweiten Netzeinheit (NP) mittels
einer Maskenfunktion ausgeführt wird, indem das empfangene
5 Bussignal nicht abgetastet wird und die Selektion durch Abde-
ckung der nicht benötigten Impulse erfolgt.

FIG 1



2/7

FIG 2

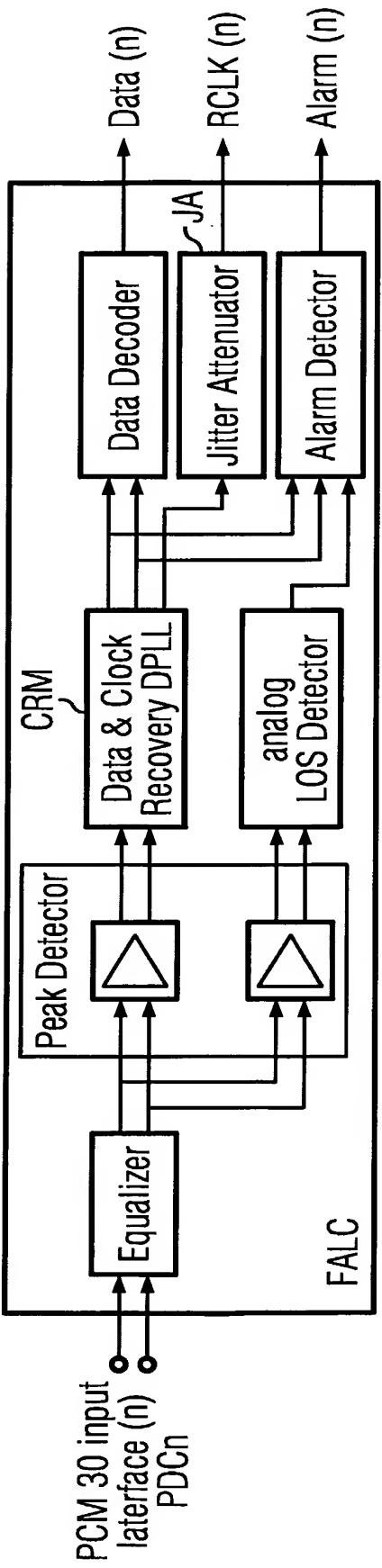


FIG 8

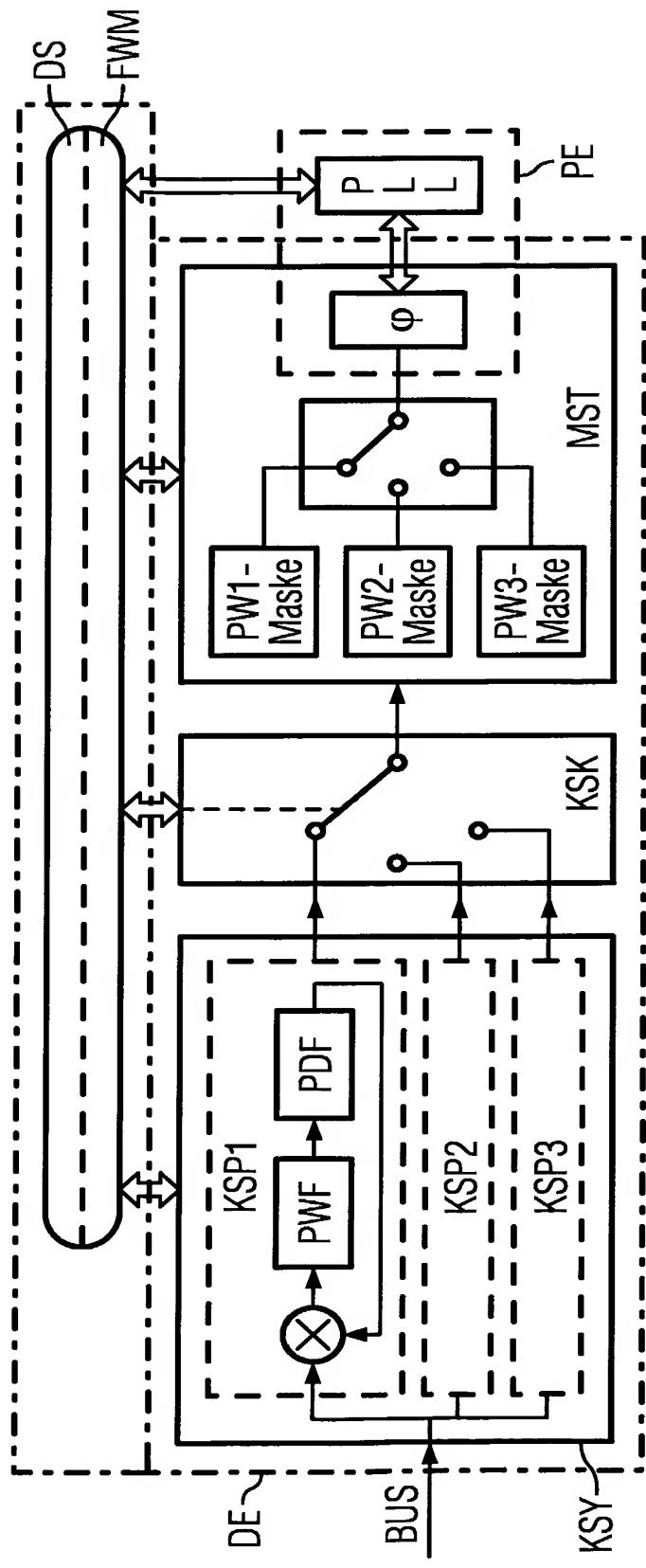
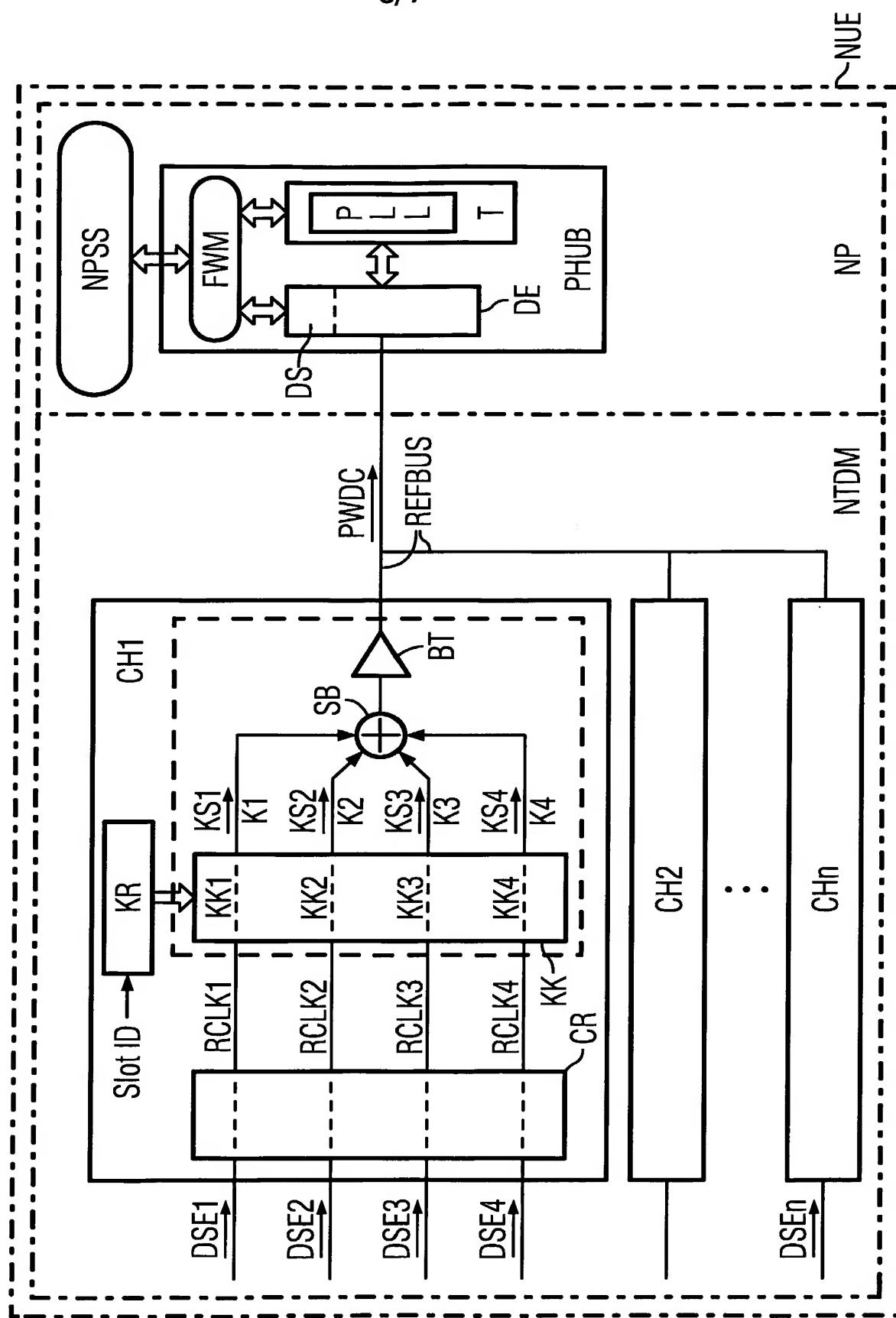


FIG 3



4/7

FIG 4

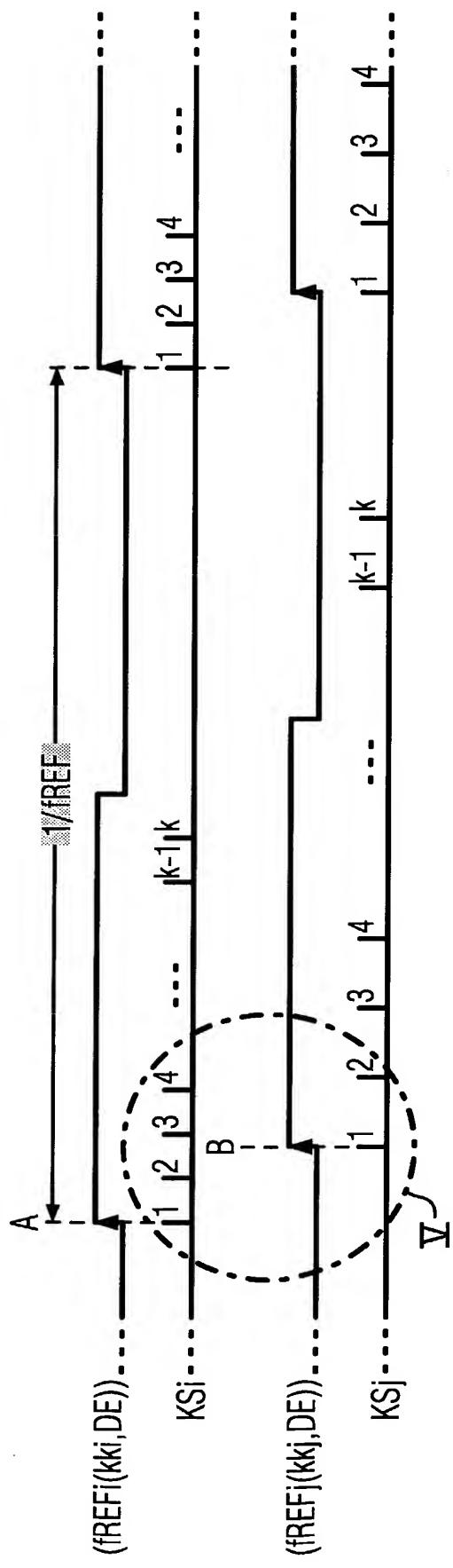
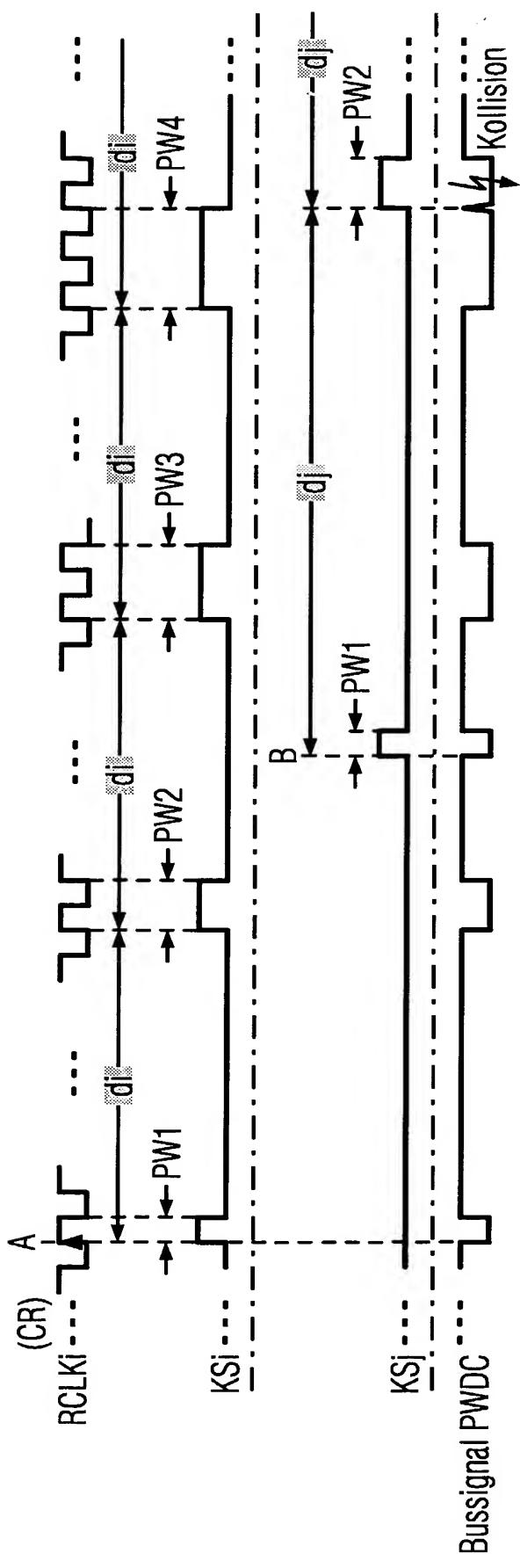


FIG 5



5/7

FIG 6

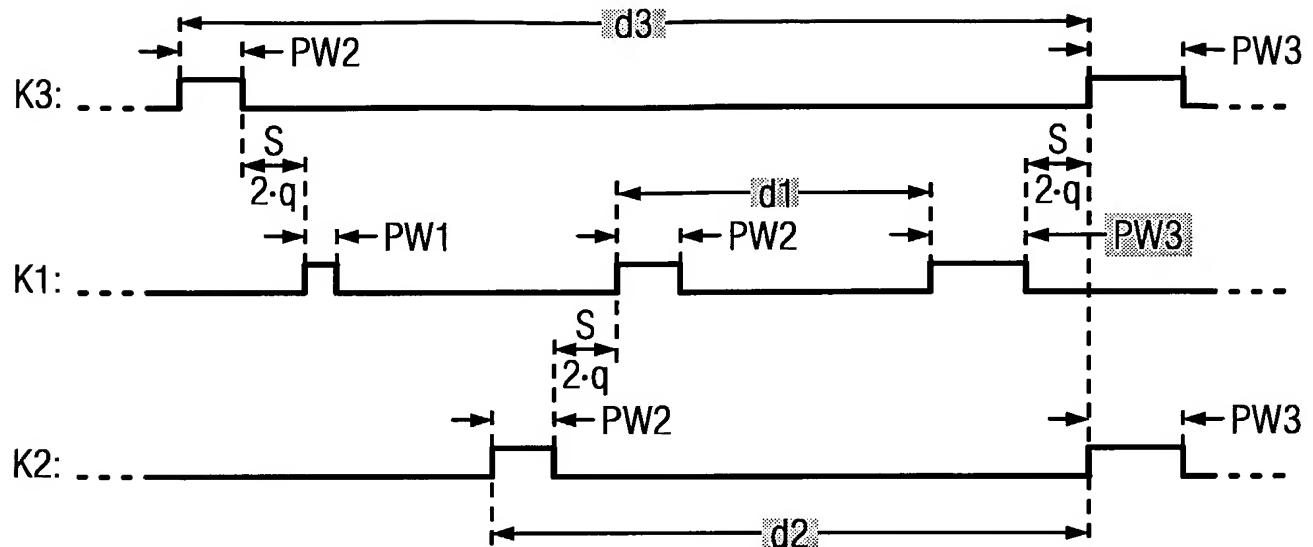


FIG 7

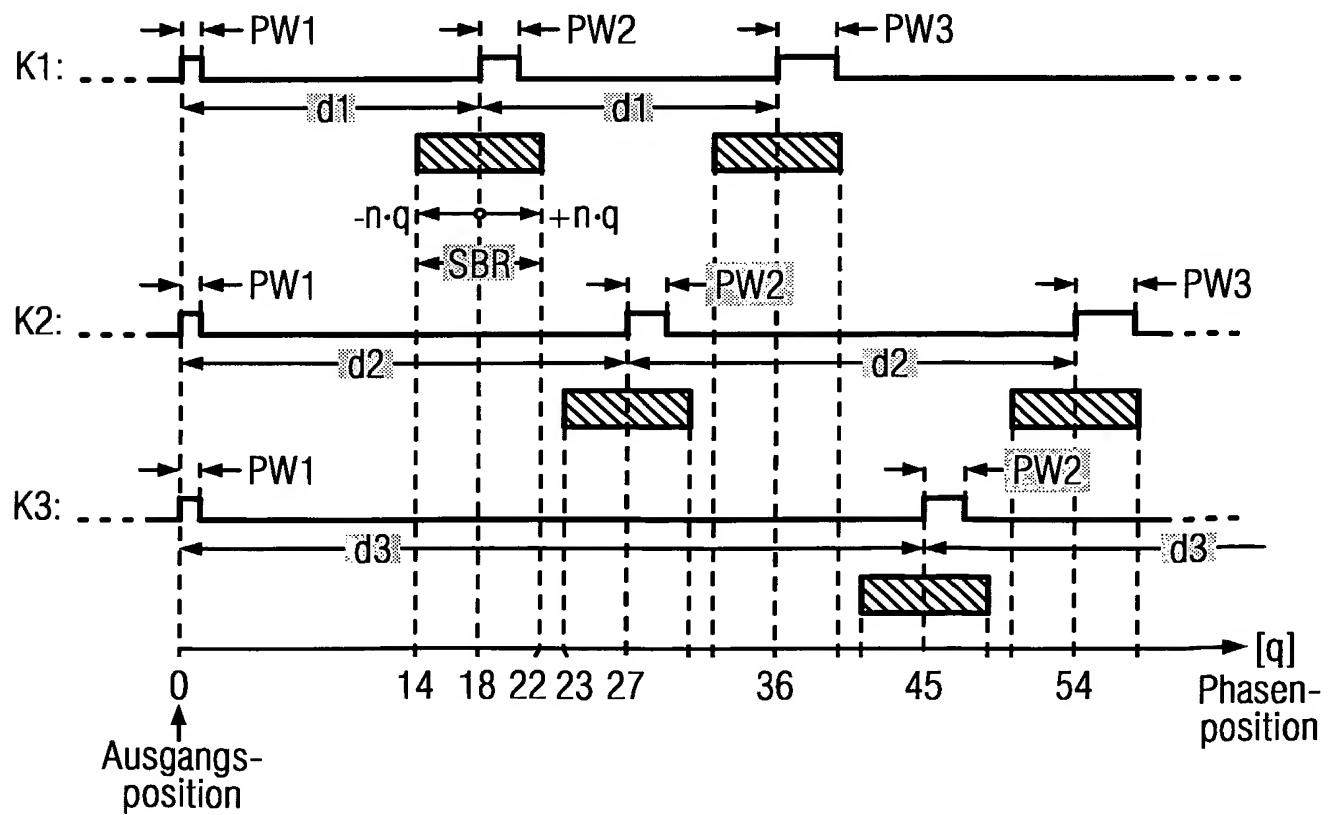
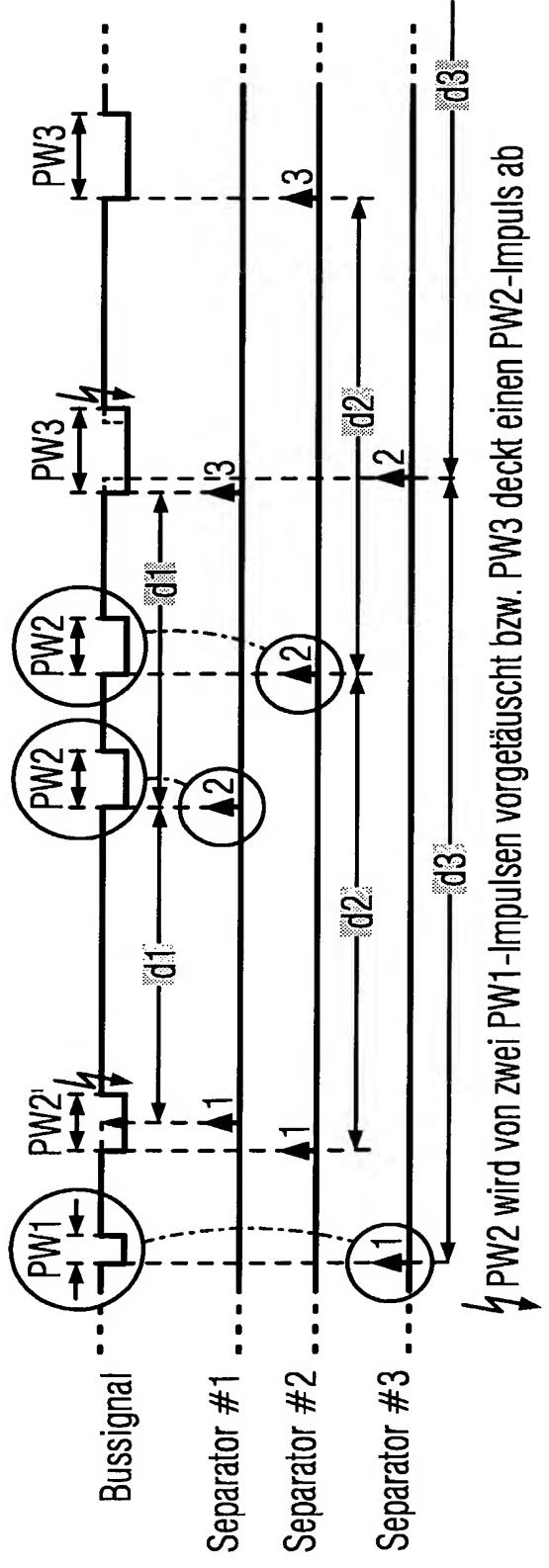
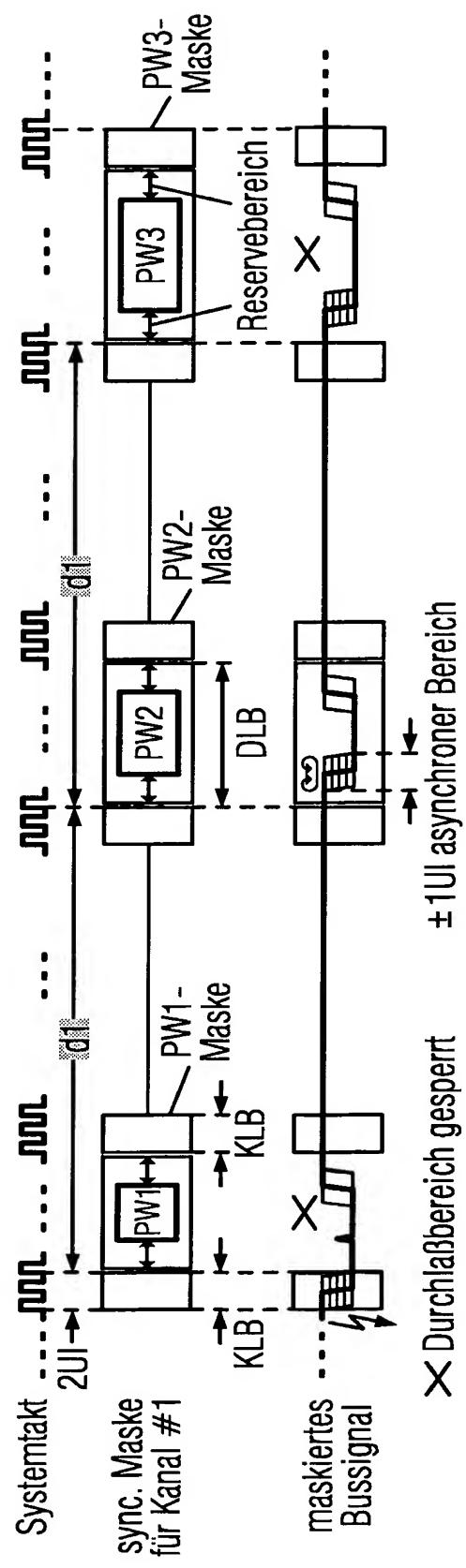


FIG 9



↓ PW2 wird von zwei PW1 -Impulsen vorgetauscht bzw. PW3 deckt einen PW2 -Impuls ab

FIG 10



× Durchlaßbereich gesperrt ± 1 UI asynchroner Bereich

7/7

3-Kanal PWDC-System

Pulsbreiten: PW1=q; PW2=2q; PW3=3q [n=4 für 2q Sicherheitsabstand]

Quantisierung (q) = **[61]** ns Sperrbereich (n) = **[4]** max Referenzfreq = **[118]** kHzd1 (Distanz) = **[18]** > 18 d2 (Distanz) = **[27]** > 27 d3 (Distanz) = **[45]** > 45

d1(-n·q...+n·q)=14...22 d2(-n·q...+n·q)=23...31 d3(-n·q...+n·q)=41...49

2d1(-n·q...+n·q)=32...40 2d2(-n·q...+n·q)=50...58 2d3(-n·q...+n·q)=86...94

opt. Schema →	1.	2.	3.	4.
f. lückenloses Einfädeln	3.	5.	6.	

Pulsabstand-Algorithmus →

- 1) d1>=2(2n+1)
- 2) d2>=d1+(2n+1)
- 3) d3>=2d1+(2n+1)

FIG 11

4-Kanal PWDC-System

Pulsbreiten: PW1=q; PW2=2q; PW3=3q; PW4=4q [n=5 für 2q Sicherheitsabstand]

Quantisierung (q) = **[61]** ns Sperrbereich (n) = **[5]** max Referenzfreq = **[52]** kHzd1 (Distanz) = **[33]** > 33 d2 (Distanz) = **[44]** > 44 d3 (Distanz) = **[55]** > 55 d4 (Distanz) = **[77]** > 77

d1(-n·q...+n·q)=28...38 d2(-n·q...+n·q)=39...49 d3(-n·q...+n·q)=50...60 d4(-n·q...+n·q)=72...82

2d1(-n·q...+n·q)=61...71 2d2(-n·q...+n·q)=83...93 2d3(-n·q...+n·q)=105...115 2d4(-n·q...+n·q)=149...159

3d1(-n·q...+n·q)=94...104 3d2(-n·q...+n·q)=127...137 3d3(-n·q...+n·q)=160...170 3d4(-n·q...+n·q)=226...236

opt. Schema →	1.	2.	3.	4.
f. lückenloses Einfädeln	7.	9.	11.	12.

Pulsabstand-Algorithmus →

- 1) d1>=3(2n+1)
- 2) d2>=d1+(2n+1)
- 3) d3>=d2+(2n+1)
- 4) d4>=2d1+(2n+1)

FIG 12

INTERNATIONAL SEARCH REPORT

International Application No
PCT/EP2004/053154

A. CLASSIFICATION OF SUBJECT MATTER

IPC 7 H04J3/06 H04L25/49 H04L25/493 H04L5/02

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
IPC 7 H04J H04L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category °	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 5 673 004 A (PARK ET AL) 30 September 1997 (1997-09-30) abstract column 4, line 26 – line 59 figures 2,3,6 ----- US 6 144 674 A (PERES ET AL) 7 November 2000 (2000-11-07) abstract column 1, line 5 – line 56 column 2, line 15 – line 40 column 3, line 30 – line 52 figure 1 ----- -/-	1-22
X		1,9,13, 20,21



Further documents are listed in the continuation of box C.



Patent family members are listed in annex.

° Special categories of cited documents :

- A* document defining the general state of the art which is not considered to be of particular relevance
- E* earlier document but published on or after the international filing date
- L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- O* document referring to an oral disclosure, use, exhibition or other means
- P* document published prior to the international filing date but later than the priority date claimed

- T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- &* document member of the same patent family

Date of the actual completion of the international search

14 February 2005

Date of mailing of the international search report

25/02/2005

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 340-3016

Authorized officer

Moser, J

INTERNATIONAL SEARCH REPORT

International Application No
PCT/EP2004/053154

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category °	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 6 233 238 B1 (ROMANOWSKI ALEXANDER ET AL) 15 May 2001 (2001-05-15) abstract the whole document figure 1 -----	1,9,13, 20,21
X	EP 0 376 335 A (HITACHI, LTD) 4 July 1990 (1990-07-04) abstract; figures 1,2,4-6,11,12,14-19 column 1 - column 3 -----	13-15, 17,19-21

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No
PCT/EP2004/053154

Patent document cited in search report		Publication date		Patent family member(s)	Publication date
US 5673004	A	30-09-1997	KR CN RU	177731 B1 1127447 A ,C 2154895 C2	15-05-1999 24-07-1996 20-08-2000
US 6144674	A	07-11-2000	CA DE FR GB	2184013 A1 19736823 A1 2752652 A1 2316557 A ,B	24-02-1998 26-02-1998 27-02-1998 25-02-1998
US 6233238	B1	15-05-2001	DE EP	19647093 A1 0843486 A2	28-05-1998 20-05-1998
EP 0376335	A	04-07-1990	JP CA DE DE EP US	2177739 A 2005790 A1 68918070 D1 68918070 T2 0376335 A2 5430733 A	10-07-1990 28-06-1990 13-10-1994 22-12-1994 04-07-1990 04-07-1995

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PT/EP2004/053154

A. KLASSEFIZIERUNG DES ANMELDUNGSGEGENSTANDES
IPK 7 H04J3/06 H04L25/49 H04L25/493 H04L5/02

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

B. RECHERCHIERTE GEBIETE

Recherchierte Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)
IPK 7 H04J H04L

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie ^o	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	US 5 673 004 A (PARK ET AL) 30. September 1997 (1997-09-30) Zusammenfassung Spalte 4, Zeile 26 – Zeile 59 Abbildungen 2,3,6 ----- US 6 144 674 A (PERES ET AL) 7. November 2000 (2000-11-07) Zusammenfassung Spalte 1, Zeile 5 – Zeile 56 Spalte 2, Zeile 15 – Zeile 40 Spalte 3, Zeile 30 – Zeile 52 Abbildung 1 ----- -/-	1-22
X		1,9,13, 20,21



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

^o Besondere Kategorien von angegebenen Veröffentlichungen :

A Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

E älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

L Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchebericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

O Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

P Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

T Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

X Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erforderlicher Tätigkeit beruhend betrachtet werden

Y Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erforderlicher Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

& Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

14. Februar 2005

Absendedatum des internationalen Rechercheberichts

25/02/2005

Name und Postanschrift der Internationalen Recherchenbehörde
Europäisches Patentamt, P.B. 5818 Patentlaan 2
NL – 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Moser, J

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen
PCT/EP2004/053154

C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie ^a	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	US 6 233 238 B1 (ROMANOWSKI ALEXANDER ET AL) 15. Mai 2001 (2001-05-15) Zusammenfassung das ganze Dokument Abbildung 1 -----	1,9,13, 20,21
X	EP 0 376 335 A (HITACHI, LTD) 4. Juli 1990 (1990-07-04) Zusammenfassung; Abbildungen 1,2,4-6,11,12,14-19 Spalte 1 - Spalte 3 -----	13-15, 17,19-21

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

DE/EP2004/053154

Im Recherchenbericht angeführtes Patentdokument		Datum der Veröffentlichung		Mitglied(er) der Patentfamilie		Datum der Veröffentlichung
US 5673004	A	30-09-1997	KR CN RU	177731 B1 1127447 A ,C 2154895 C2		15-05-1999 24-07-1996 20-08-2000
US 6144674	A	07-11-2000	CA DE FR GB	2184013 A1 19736823 A1 2752652 A1 2316557 A ,B		24-02-1998 26-02-1998 27-02-1998 25-02-1998
US 6233238	B1	15-05-2001	DE EP	19647093 A1 0843486 A2		28-05-1998 20-05-1998
EP 0376335	A	04-07-1990	JP CA DE DE EP US	2177739 A 2005790 A1 68918070 D1 68918070 T2 0376335 A2 5430733 A		10-07-1990 28-06-1990 13-10-1994 22-12-1994 04-07-1990 04-07-1995